

# Exploitation de la Hiérarchie pour la Vérification de la Compatibilité des Blocs SysML

Hamida Bouaziz<sup>\*,\*\*</sup> Samir Chouali<sup>\*</sup>  
Ahmed Hammad<sup>\*</sup>, Hassan Mountassir<sup>\*</sup>

\* Institut Femto-St, Université de Bourgogne Franche-Comté, Besançon, France

\*\* Laboratoire Mécatronique, Université de Jijel, Jijel, Algérie  
{hamida.bouaziz, schouali, ahammad, hmountas}@femto-st.fr

**Résumé.** Le développement de systèmes à base de composants consiste en l'assemblage d'un ensemble d'unités de base qui répondent chacune à une partie des exigences du système. Cette démarche permet la réduction du coût de développement. Cependant, l'opération d'assemblage impose l'adoption d'une approche de vérification qui doit être complète et moins coûteuse. Dans ce papier, nous proposons une approche formelle de vérification de la compatibilité de blocs SysML, en vue d'étudier la possibilité de leur assemblage. Principalement, une spécification SysML d'un système consiste à représenter sa structure sous forme d'un ensemble de blocs en interaction, cette interaction peut être modélisée par des modèles qui exposent un certain niveau de hiérarchie. Notre approche propose de profiter de la hiérarchie présente dans les modèles SysML ainsi que dans les automates afin d'alléger la vérification de la compatibilité des blocs SysML.

## 1 Introduction

L'ingénierie des systèmes est une approche qui met à la disposition des concepteurs un ensemble d'outils et de processus pour développer des systèmes complexes. Actuellement, dans ce domaine, il y a une grande tendance à utiliser SysML (2012) pour représenter les exigences, la structure et le comportement des systèmes industriels (ex. Pihlanko et al. (2013) Linhares et al. (2006)). L'émergence du SysML dans le domaine des systèmes complexes est due principalement à sa capacité de la hiérarchisation et de l'abstraction. Ces deux critères apparaissent clairement à travers ses diagrammes. L'organisation hiérarchique au niveau de BDD (Block Definition Diagram) de SysML permet de concevoir l'architecture du système de façon incrémentale, ce qui facilite le développement des systèmes. Pour modéliser le comportement, SysML utilise les machines d'état, les diagrammes d'activité et de séquence. Le SD (Sequence Diagram) est utilisé pour représenter les scénarios d'interaction entre blocs, où chaque SD détaille un cas d'utilisation. Cependant, un bloc peut participer à plusieurs cas d'utilisation, ce qui rend son protocole d'interaction partagé entre plusieurs SDs. Donc, la vision globale sur le protocole d'interaction lié à un bloc reste indéfinie.

Dans Bouaziz et al. (2015), nous avons proposé le modèle HPSM (Hierarchical Protocol State machine) pour représenter le protocole d'interaction d'un bloc. Il se base sur la structure des machines à état hiérarchiques, et il exprime la relation entre les services requis et